

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-115802

(43)Date of publication of application : 21.04.2000

(51)Int.Cl.

H04N 9/73
G09G 3/20

(21)Application number : 10-279060

(71)Applicant : FUJITSU GENERAL LTD

(22)Date of filing : 30.09.1998

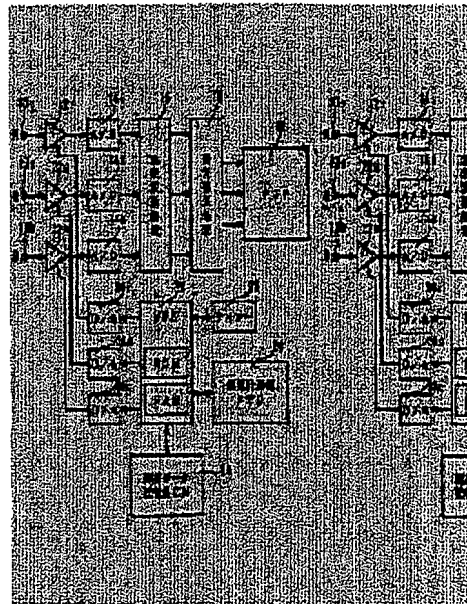
(72)Inventor : HENMI TSUTOMU

(54) WHITE BALANCE ADJUSTMENT CIRCUIT FOR DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To automatically adjust the white balance of a display panel (e.g., PDP 20) within a proper range, even if R, G, B phosphors are deteriorated due to the use of the display device.

SOLUTION: This adjustment circuit is provided with a control data storage ROM 26 that stores in advance R, G, B gain control data corresponding to plural stages of accumulation operation times of a PDP 20, a timer 22 that measures an accumulated operating time T of the PDP 20 and an MPU 28 that discriminates to which the plural stages of the accumulation operation times the accumulated operating time T belongs, reads the R, G, B gain control data corresponding to the time T from the control data storage ROM 26 and controls the gains of R, G, B amplifiers 10r-10b via D/A converters 30r-30b. Then, the white balance correction to deteriorated R, G, B phosphors can be performed automatically and properly by storing in advance the R, G, B gain control data to the control data storage ROM 26, in order to correct the deterioration corresponding to the accumulated operation time of the R, G, B phosphors.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

Searching PAJ

페이지 2 / 2

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-115802

(P2000-115802A)

(43) 公開日 平成12年4月21日 (2000.4.21)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
H 0 4 N 9/73		H 0 4 N 9/73	B 5 C 0 6 6
G 0 9 G 3/20	6 4 1	G 0 9 G 3/20	6 4 1 Q 5 C 0 8 0
	6 4 2		6 4 2 L
	6 7 0		6 7 0 J

審査請求 未請求 請求項の数4 O L (全 7 頁)

(21) 出願番号 特願平10-279060

(22) 出願日 平成10年9月30日 (1998.9.30)

(71) 出願人 000006811

株式会社富士通ゼネラル

神奈川県川崎市高津区末長1116番地

(72) 発明者 遠見 務

神奈川県川崎市高津区末長1116番地 株式会社富士通ゼネラル内

(74) 代理人 100076255

弁理士 古澤 俊明 (外1名)

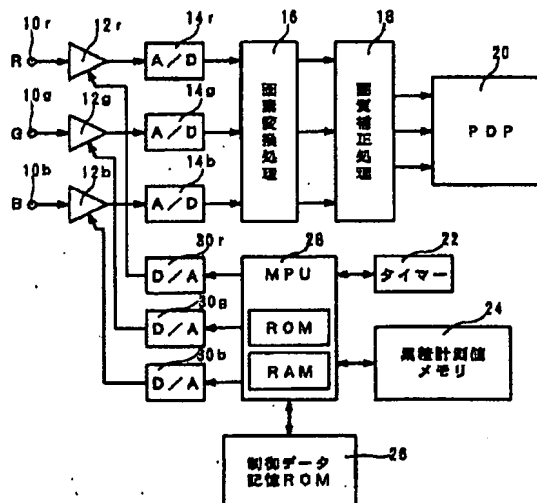
最終頁に続く

(54) 【発明の名称】 ディスプレイ装置の白バランス調整回路

(57) 【要約】

【課題】 使用によってR、G、B蛍光体が劣化しても、ディスプレイパネル（例えばPDP20）の白バランスを自動的に適正な範囲に調整すること。

【解決手段】 PDP20の複数段階の累積作動時間に対応したR、G、B用利得制御データを予め記憶した制御データ記憶ROM26と、PDP20の累積作動時間Tを計測するタイマー22と、累積計測値Tが複数段階の累積作動時間の何れに属するかを判別し、対応したR、G、B用利得制御データを制御データ記憶ROM26から読み出し、D/A変換器30r~30bを介してR、G、B増幅器10r~10bの利得を制御するMPU28とを具備し、R、G、B蛍光体の累積使用時間に対応した劣化を補正するためのR、G、B用利得制御データを制御データ記憶ROM26に予め記憶しておくことにより、R、G、B蛍光体劣化による白バランス補正を自動的にかつ適正に行うことができる。



(2) 000-115802 (P2000-ch 撞娃)

【特許請求の範囲】

【請求項1】利得制御可能なR、G、B増幅器で個別に増幅されたアナログのR、G、B信号に基づき、ディスプレイパネルのR、G、B蛍光体を発光してカラー映像を表示するディスプレイ装置において、前記ディスプレイパネルの複数段階の累積作動時間に対応したR、G、B用利得制御データを予め記憶した記憶手段と、前記ディスプレイパネルの累積作動時間を計測する計測手段と、この計測手段の計測値が前記記憶手段に記憶された複数段階の累積作動時間のうちのどの段階に属するかを判別し、前記記憶手段から対応したR、G、B用利得制御データを読み出して前記R、G、B増幅器の利得を制御する制御手段とを具備してなることを特徴とするディスプレイ装置の白バランス調整回路。

【請求項2】記憶手段に予め記憶したR、G、B用利得制御データは、累積作動時間の1段階当りの変化量が設定値以下に設定されてなる請求項1記載のディスプレイ装置の白バランス調整回路。

【請求項3】ガンマ補正回路でガンマ補正されたデジタルのR、G、B信号に基づき、ディスプレイパネルのR、G、B蛍光体を発光してカラー映像を表示するディスプレイ装置において、前記ガンマ補正回路で用いるR、G、B用ガンマ補正データを前記ディスプレイパネルの複数段階の累積作動時間に対応させて予め記憶した記憶手段と、前記ディスプレイパネルの累積作動時間を計測する計測手段と、この計測手段の計測値が前記記憶手段に記憶された複数段階の累積作動時間のうちのどの段階に属するかを判別し、前記ガンマ補正回路で用いるガンマ補正データを対応したR、G、B用ガンマ補正データに切り替える制御手段とを具備してなることを特徴とするディスプレイ装置の白バランス調整回路。

【請求項4】記憶手段に予め記憶したR、G、B用ガンマ補正データは、累積作動時間の1段階当りの変化量が設定値以下に設定されてなる請求項3記載のディスプレイ装置の白バランス調整回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、利得制御可能なR、G、B増幅器で個別に増幅されたアナログのR（赤）、G（緑）、B（青）信号に基づき、又はガンマ補正回路でガンマ補正されたデジタルのR、G、B信号に基づき、ディスプレイパネルのR、G、B蛍光体を発光してカラー映像を表示するディスプレイ装置の白バランス調整回路に関するものである。

【0002】

【従来の技術】従来、この種のディスプレイ装置の白バランス調整は、工場からの出荷前に行われていただけであった。一般に蛍光体の劣化（発光効率の変化）は蛍光体の種類によって相違するため、ディスプレイパネルのR、G、B蛍光体の使用時間に対する劣化の程度も互い

に相違している。このため、出荷時に正しい白バランス調整がなされていても、時間の経過とともに白バランスが崩れてくることがあった。例えば、R、G蛍光体よりもB蛍光体の劣化が早い場合（一般にこのような場合が多い）、カラー映像の白の部分が黄色みがかかった色調に変化するという障害が発生していた。このような白バランスの崩れを補正する場合、従来は手動調整によって白バランスの再調整が行われていた。

【0003】

【発明が解決しようとする課題】上述のように、従来のディスプレイ装置の白バランス調整は出荷前に行われていただけでないので、出荷後に白バランスの再調整が行われないと、時間の経過とともに白バランスが崩れ、カラー映像の白の部分が黄色みがかかった色調になるなどの問題点があった。また、白バランスの再調整は手動調整で行われていたので、人為的な調整が必要になり煩雑になるという問題点があった。

【0004】本発明は上述の問題点に鑑みなされたもので、R、G、B蛍光体の劣化の程度を使用時間で推定することができるという知見に基づき、出荷後においても自動的に白バランスを調整することのできるディスプレイ装置の白バランス調整回路を提供することを目的とするものである。

【0005】

【課題を解決するための手段】請求項1の発明は、利得制御可能なR、G、B増幅器で個別に増幅されたアナログのR、G、B信号に基づき、ディスプレイパネルのR、G、B蛍光体を発光してカラー映像を表示するディスプレイ装置において、ディスプレイパネルの複数段階の累積作動時間に対応したR、G、B用利得制御データを予め記憶した記憶手段と、ディスプレイパネルの累積作動時間を計測する計測手段と、この計測手段の計測値が記憶手段に記憶された複数段階の累積作動時間のうちのどの段階に属するかを判別し、記憶手段から対応したR、G、B用利得制御データを読み出してR、G、B増幅器の利得を制御する制御手段とを具備してなることを特徴とするものである。

【0006】R、G、B蛍光体を発光してカラー映像を表示するディスプレイパネルの作動時間の累積値が計測手段で計数され、この計測値が記憶手段に記憶された複数段階の累積作動時間のどの段階に属するかを判別して、対応したR、G、B用利得制御データが読み出され、R、G、B増幅器の利得が個別に制御されるので、R、G、B蛍光体の累積使用時間による劣化を補正するためのR、G、B用利得制御データを記憶手段に予め記憶しておくことによって、出荷後における白バランス調整を自動的に行うことができる。

【0007】請求項2の発明は、請求項1の発明において、白バランス調整時のカラー映像の輝度変化が人に違和感を与えないようにするために、記憶手段に予め記憶

(3) 000-115802 (P2000-chK■娃

したR、G、B用利得制御データを、累積作動時間の1段階当りの変化量が設定値以下に設定される。

【0008】請求項3の発明は、ガンマ補正回路でガンマ補正されたデジタルのR、G、B信号に基づき、ディスプレイパネルのR、G、B蛍光体を発光してカラー映像を表示するディスプレイ装置において、ガンマ補正回路で用いるR、G、B用ガンマ補正データをディスプレイパネルの複数段階の累積作動時間に対応させて予め記憶した記憶手段と、ディスプレイパネルの累積作動時間を計測する計測手段と、この計測手段の計測値が記憶手段に記憶された複数段階の累積作動時間のうちのどの段階に属するかを判別し、ガンマ補正回路で用いるガンマ補正データに対応したR、G、B用ガンマ補正データに切り替える制御手段とを具備してなることを特徴とする。

【0009】R、G、B蛍光体を発光してカラー映像を表示するディスプレイパネルの作動時間の累積値が計測手段で計数され、この計測値が記憶手段に記憶された複数段階の累積作動時間のどの段階に属するかに基づき、ガンマ補正回路で用いるガンマ補正データが対応したR、G、B用ガンマ補正データに制御されるので、R、G、B蛍光体の累積使用時間による劣化を補正するためのR、G、B用ガンマ補正データを記憶手段に予め記憶しておくことによって、出荷後における白バランス調整を自動的に行うことができる。

【0010】請求項4の発明は、請求項3の発明において、白バランス調整時のカラー映像の輝度変化が人に違和感を与えないようにするために、記憶手段に予め記憶したR、G、B用ガンマ補正データを、累積作動時間1段階当りの変化量が設定値以下に設定される。

【0011】

【発明の実施の形態】本発明によるディスプレイ装置の白バランス調整回路の一実施形態例を図1を用いて説明する。図1において、10r、10g、10bはアナログのR（赤）、G（緑）、B（青）信号を入力する入力端子で、この入力端子10r、10g、10bのそれぞれには、個別に利得制御可能なR、G、B増幅器12r、12g、12bを介してA/D（アナログ/デジタル）変換器14r、14g、14bが結合している。前記A/D変換器14r、14g、14bの出力側には、画素変換処理回路16及び画質補正処理回路18を介してPDP（プラズマディスプレイパネル）20が結合している。

【0012】22は前記PDP20の作動時間を計測するタイマー、24は前記タイマー22の計測値の累積値を記憶するための累積計測値メモリである。26は制御データ記憶ROM（リードオンリメモリ）で、この制御データ記憶ROM26には、前記PDP20のR、G、B蛍光体のそれぞれについての、複数段階の累積作動時間に対応したR、G、B用利得制御データが予め記憶さ

れている。これらのR、G、B用利得制御データは、実験データや理論データをもとにして、R、G、B蛍光体の累積作動時間（実使用时间）による劣化を補正するために決定される。このとき、累積作動時間を区分する段数は、利得制御データの各段階の変化量が設定値以下となって輝度変化が人に違和感を与えないように設定されている。例えば、R蛍光体の劣化による輝度低下を補正するためのR増幅器14rの増幅度grの望ましい特性が、図2の点線で示すような特性であるとする、各段階の変化量dが設定値S以下となるように段数（例えば256段）が設定される（図2では図示の便宜上、最初の4段のみ表示する）。図2において累積作動時間 $T_0 \leq T < T_1$ 、 $T_1 \leq T < T_2$ 、 $T_2 \leq T < T_3$ 、…を区切る時間 T_0 、 T_1 、 T_2 、 T_3 は、例えば、0時間、100時間、200時間、300時間に設定される。

【0013】28はMPU（マイクロプロセッサユニット）で、このMPU28は、プログラムを格納したROMと主記憶部としてのRAM（ランダムアクセスメモリ）を具備し、次ぎのような機能①②③を具備している。

①PDP20への電源供給時（電源オン時）にタイマー22をセットしてタイマー22にクロックをカウントさせ作動時間を計測する機能。

②PDP20への電源遮断時（電源オフ時）にタイマー22の計測値を累積計測値メモリ24内の累積計測値Tに累積加算させるとともに、タイマー22をリセットする機能。

③累積計測値メモリ24内の累積計測値Tが制御データ記憶ROM26内の設定された複数段階の累積作動時間（例えば、 $T_0 \leq T < T_1$ 、 $T_1 \leq T < T_2$ 、 $T_2 \leq T < T_3$ 、…）の何れの段階に属するかを判別し、対応したR、G、B用利得制御データを読み出し、R、G、B用のD/A（デジタル/アナログ）変換器30r、30g、30bへ出力する機能。この機能③によって、R、G、B用利得制御データは、D/A変換器30r、30g、30bでアナログ信号に変換され、R、G、B増幅器12r、12g、12bの制御端子に入力し、このR、G、B増幅器12r、12g、12bの増幅度が対応した値gr、gg、gbに制御される。

【0014】つぎに、図1の実施形態例の作用を図2を併用して説明する。説明の便宜上、制御データ記憶ROM26に予め記憶しておくR用利得制御データを、複数段階の累積作動時間 $T_0 \leq T < T_1$ 、 $T_1 \leq T < T_2$ 、 $T_2 \leq T < T_3$ 、…に対応したGDr0、GDr1、GDr2、…とし、これらの利得制御データGDr0、GDr1、GDr2、…でR増幅器12rの増幅度がgr0、gr1、gr2、…に制御されるものとする。同様にして、制御データ記憶ROM26に予め記憶しておくG、B用利得制御データを、 $T_0 \leq T < T_1$ 、 $T_1 \leq T < T_2$ 、 $T_2 \leq T < T_3$ 、…に対応したGDg0、GD

(4) 000-115802 (P2000-ch=治娃

g1、GDg2、…、GDb0、GDb1、GDb2、…とし、これらの利得制御データによりG、B増幅器12g、12bの増幅度がgg0、gg1、gg2、…、gb0、gb1、gb2、…に制御されるものとする。

【0015】(イ) 初期状態においては、累積計測値メモリ24内の累積計測値Tが0なので、MPU28の機能③によって制御データ記憶ROM26内の対応した利得制御データGDr0、GDg0、GDb0が読み出され、D/A変換器30r、30g、30bでアナログ信号に変換され、R、G、B増幅器12r、12g、12bの制御端子に入力する。このため、入力端子10r、10g、10bに入力したアナログのR、G、B信号は、増幅器12r、12g、12bによってgr0、gg0、gb0の増幅度で増幅され、A/D変換器14r、14g、14bでデジタル信号に変換され、画素変換処理回路16でPDP20の画素数に合うようにリサンプリングされ、画質補正処理回路18で画質補正処理(例えばガンマ補正処理)され、PDP20でカラー画像が表示される。例えば、R信号については、利得制御データGDr0がR増幅器12rの制御端子に入力し、R増幅器12rの増幅度は、図2に示すようにgr0となる。

【0016】(ロ) 電源オンでPDP20へ電源を供給すると、MPU28の機能①によってタイマー22がセットされ、タイマー22がクロックをカウントしてPDP20の作動時間を計測する。電源オフでPDP20への電源供給を遮断すると、MPU28の機能②によってタイマー22の計測値を累積計測値メモリ26内の計測値に累積加算させるとともに、タイマー22をリセットする。このため、PDP20の累積作動時間が累積計測値Tとして累積計測値メモリ24内に記憶されていく。PDP20の累積作動時間がT1に達するまで($T0 \leq T < T1$)は、増幅器12r、12g、12bの増幅度はgr0、gg0、gb0のままであるが、PDP20の累積作動時間がT1に達する($T = T1$)と、MPU28の機能③によって制御データ記憶ROM26から読み出される利得制御データがGDr0、GDg0、GDb0からGDr1、GDg1、GDb1に変化する。このため、R、G、B増幅器12r、12g、12bの増幅度がgr0、gg0、gb0からgr1、gg1、gb1へ増加し、累積作動時間T($T1 \leq T < T2$)に基づくPDP20のR、G、B蛍光体の劣化による輝度の低下分が補正される。例えば、R信号については、利得制御データGDr1がR増幅器12rの制御端子に入力し、R増幅器12rの増幅度が図2に示すようにgr0からgr1となり、R蛍光体の劣化による輝度の低下分が補正される。

【0017】(ハ) 以下、同様に、MPU28の機能③によって累積計測値メモリ24内の累積計測値Tが制御データ記憶ROM26内の累積作動時間 $T1 \leq T <$

$T2$ 、 $T2 \leq T < T3$ 、…の何れに属するかが判別され、増幅器12r～12bの増幅度がgr1～gb1、gr2～gb2、…と増加し、累積作動に基づくPDP20のR、G、B蛍光体の劣化による輝度の低下分が補正される。例えば、R信号については、利得制御データGDr2、GDr3がR増幅器12rの制御端子に入力しているとき、R増幅器12rの増幅度は図2に示すようにgr2、gr3となり、R蛍光体の劣化による輝度の低下分が補正される。

【0018】図3は本発明の他の実施形態例を示すもので、この図において図1と同一部分は同一符号とする。図3において、10r、10g、10bはアナログのR、G、B信号を入力する入力端子で、この入力端子10r、10g、10bのそれぞれにはA/D変換器14r、14g、14bが結合し、このA/D変換器14r、14g、14bの出力側には、画素変換処理回路16、 γ 補正処理回路40及び中間調処理回路42を介してPDP20が結合している。

【0019】前記 γ 補正処理回路40には記憶手段としての γ 補正ROM44が結合し、この γ 補正ROM44には、前記PDP20のR、G、B蛍光体のそれぞれについての、複数段階の累積作動時間に対応したR、G、B用のガンマ補正データが予め記憶されている。これらのR、G、B用のガンマ補正データは、実験データや理論データをもとにしてR、G、B蛍光体の累積作動時間による劣化を補正するために決定されている。例えば、B蛍光体についてのガンマ補正データが、図4に示す累積作動時間 $T0 \leq T < T1$ 、 $T1 \leq T < T2$ 、 $T2 \leq T < T3$ 、…に対応したガンマ補正曲線 $\gamma B0$ 、 $\gamma B1$ 、 $\gamma B2$ 、…を満足するデータであるとする、 γ 補正ROM44には、累積作動時間 $T0 \leq T < T1$ 、 $T1 \leq T < T2$ 、 $T2 \leq T < T3$ 、…に対応したデータテーブルDTb0、DTb1、DTb2、DTb3、…が用意され、このデータテーブルDTb0、DTb1、DTb2、DTb3、…には、図4のガンマ補正曲線 $\gamma B0$ 、 $\gamma B1$ 、 $\gamma B2$ 、…を満足するデータが予め記憶されている。このとき、累積作動時間を区分する段数は、ガンマ補正データの各段階の変化量が設定値以下となって、輝度変化が人に違和感を与えないように設定されている。

【0020】22は前記PDP20の作動時間を計測するタイマー、24は前記タイマー22の計測値の累積値を記憶するための累積計測値メモリである。46はMPU(マイクロプロセッサユニット)で、このMPU46は、プログラムを格納したROMと主記憶部としてのRAM(ランダムアクセスメモリ)を具備し、次のような機能①②④を具備している。

①PDP20への電源供給時(電源オン時)にタイマー22をセットしてタイマー22にクロックをカウントさせて作動時間を計測する機能。

(5) 000-115802 (P2000-ch/蓋娃)

②PDP20への電源遮断時(電源オフ時)にタイマー22の計測値を累積計測値メモリ24内の累積計測値に累積加算させるとともに、タイマー22をリセットする機能。

④累積計測値メモリ24内の累積計測値Tを γ 補正ROM44内に設定された複数段階の累積作動時間 $T_0 \leq T < T_1$ 、 $T_1 \leq T < T_2$ 、 $T_2 \leq T < T_3$ 、…の何れに属するかを判別し、対応したR、G、B用のガンマ補正データを選択する機能。

【0021】つぎに、図3の実施形態例の作用を図4を併用して説明する。説明の便宜上、 γ 補正ROM44に予め記憶しておくR用のガンマ補正データを、複数段階の累積作動時間 $T_0 \leq T < T_1$ 、 $T_1 \leq T < T_2$ 、 $T_2 \leq T < T_3$ 、…に対応したデータテーブルDTr0、DTr1、DTr2、…のデータとする。同様に、 γ 補正ROM44に予め記憶しておくG、B用のガンマ補正データを、 $T_0 \leq T < T_1$ 、 $T_1 \leq T < T_2$ 、 $T_2 \leq T < T_3$ 、…に対応したDTg0、DTg1、DTg2、…、DTb0、DTb1、DTb2、…のデータとする。例えば、PDP20のB蛍光体の劣化を補正するための、累積作動時間 $T_0 \leq T < T_1$ 、 $T_1 \leq T < T_2$ 、 $T_2 \leq T < T_3$ 、 $T_3 \leq T < T_4$ に対応したガンマ補正データは、図4のガンマ補正曲線 γB_0 、 γB_1 、 γB_2 、 γB_3 を満足するデータテーブルDTr0、DTr1、DTr2、DTr3のデータとなる。

【0022】(イ)初期状態においては、累積計測値メモリ24内の累積計測値Tが0なので、MPU46の機能④によって γ 補正ROM44内の T_0 に対応したデータテーブルDTr0、DTg0、DTb0上のガンマ補正データが選択される。例えば、PDP20のB蛍光体については、図4に示すガンマ補正曲線 γB_0 を満足するデータテーブルDTr0上のガンマ補正データが選択される。このため、入力端子10r、10g、10bに入力したアナログのR、G、B信号は、A/D変換器14r、14g、14bでデジタル信号に変換され、画素変換処理回路16でPDP20の画素数にあうようにリサンプリングされ、 γ 補正処理回路40で γ 補正ROM44内のデータテーブルDTr0、DTg0、DTb0上のガンマ補正データを用いたガンマ補正処理が行われ、中間調処理回路42で中間調処理(例えば誤差拡散処理)され、PDP20でカラー画像が表示される。

【0023】(ロ)電源オンでPDP20へ電源を供給すると、MPU46の機能①によってタイマー22がセットされ、タイマー22がクロックをカウントしてPDP20の作動時間を計測する。電源オフでPDP20への電源供給を遮断すると、MPU46の機能②によってタイマー22の計測値を累積計測値メモリ24内の計測値に累積加算させるとともに、タイマー22をリセットする。このため、PDP20の累積作動時間が累積計測値Tとして累積計測値メモリ24内に記憶されていく。

PDP20の累積作動時間が T_1 に達するまで($T_0 \leq T < T_1$)は、MPU46の機能④によって γ 補正ROM44内の対応したデータテーブルDTr0、DTg0、DTb0上のガンマ補正データが選択され、 γ 補正処理回路40でガンマ補正処理が行われるが、PDP20の累積作動時間が T_1 に達する($T = T_1$)と、MPU46の機能④によって γ 補正ROM44内のデータテーブルがDTr0、DTg0、DTb0からDTr1、DTg1、DTb1に切り替えられ、このデータテーブルDTr1、DTg1、DTb1上のガンマ補正データを用いて γ 補正処理回路40でガンマ補正処理が行われる。このため、 γ 補正処理回路40のガンマ補正による入出力変換率が初期状態より増加し、累積作動時間 $T_1 \leq T < T_2$ に基づくPDP20のR、G、B蛍光体の劣化による輝度の低下分が補正される。

【0024】(ハ)以下、同様に、MPU46の機能④によって累積計測値メモリ24内の累積計測値Tが γ 補正ROM44内に設定された複数段階の累積作動時間 $T_1 \leq T < T_2$ 、 $T_2 \leq T < T_3$ 、…の何れに属するかを判別し、対応したR、G、B用のデータテーブルDTr1~DTb1、DTr2~DTb2、…を選択し、これらのデータテーブルDTr1~DTb1、DTr2~DTb2、…上のガンマ補正データを用いたガンマ補正が γ 補正処理回路40で行われる。このため、 γ 補正処理回路40のガンマ補正による入出力変換率が累積作動時間 $T_1 \leq T < T_2$ 、 $T_2 \leq T < T_3$ 、…に対応して増加し、PDP20のR、G、B蛍光体の劣化による輝度の低下分が補正される。例えば、PDP20のB蛍光体については、図4に示すガンマ補正曲線が γB_0 から γB_1 、 γB_2 、…に切り替わり、 γ 補正処理回路40のガンマ補正による入出力変換率も対応して増加し、B蛍光体の劣化による輝度の低下分が補正される。

【0025】前記実施形態例では、タイマーが電源オンでセットされるとともに電源オフでリセットされる構成としたが、本発明はこれに限るものでなく、タイマーが電源オフでリセットされず累積計測値を計測する構成としたものについても利用することができる。この場合、累積計測値メモリを省略することができる。

【0026】前記実施形態例では、ディスプレイパネルがPDPの場合(すなわち、本発明の利用価値が高いと考えられる、時間の経過とともに蛍光体の劣化する程度が大きいPDPの場合)について説明したが、本発明はこれに限るものでなく、ディスプレイパネルがLCDやCRT(陰極線管)の場合についても利用することができる。

【0027】

【発明の効果】請求項1の発明は、上記のように、ディスプレイパネルの複数段階の累積作動時間に対応したR、G、B用利得制御データを予め記憶した記憶手段と、ディスプレイパネルの累積作動時間を計測する計測

(6) 000-115802 (P2000-3602)

手段と、この計測手段の計測値が記憶手段に記憶された複数段階の累積作動時間のうちのどの段階に属するかを判別し、記憶手段から対応したR、G、B用利得制御データを読み出してR、G、B増幅器の利得を制御する制御手段とを具備し、ディスプレイパネルの累積作動時間に応じてR、G、B増幅器の利得を制御するようにしたので、R、G、B蛍光体の累積使用による劣化を補正するためのR、G、B用利得制御データを記憶手段に予め記憶しておくことによって、ディスプレイ装置の出荷後における白バランス調整を自動的に行うことができる。

【0028】請求項2の発明は、請求項1の発明において、記憶手段に予め記憶したR、G、B用利得制御データを、累積作動時間の1段階当りの変化量が設定値以下となるように設定されているので、白バランス調整のための輝度変化が人に違和感を与えないようにすることができる。

【0029】請求項3の発明は、ガンマ補正回路で用いるR、G、B用ガンマ補正データをディスプレイパネルの複数段階の累積作動時間に対応させて予め記憶した記憶手段と、ディスプレイパネルの累積作動時間を計測する計測手段と、この計測手段の計測値が記憶手段に記憶された複数段階の累積作動時間のうちのどの段階に属するかを判別し、ガンマ補正回路で用いるガンマ補正データに対応したR、G、B用ガンマ補正データに切り替える制御手段とを具備し、ディスプレイパネルの累積作動時間に応じてガンマ補正回路で用いるガンマ補正データが切り替えられるので、R、G、B蛍光体の累積使用による劣化を補正するためのR、G、B用ガンマ補正データを記憶手段に予め記憶しておくことによって、ディスプレイ装置の出荷後における白バランス調整を自動的に行うことができる。

【0030】請求項4の発明は、請求項3の発明において、記憶手段に予め記憶したR、G、B用ガンマ補正データを、累積作動時間1段階当りの変化量が設定値以下となるように設定されているので、白バランス調整のた

めの輝度変化が人に違和感を与えないようにすることができる。

【図面の簡単な説明】

【図1】本発明によるディスプレイ装置の白バランス調整回路の一実施形態例を示すブロック図である。

【図2】図1のR用増幅器10rの累積作動時間 ($T_0 \leq T < T_1$, $T_1 \leq T < T_2$, $T_2 \leq T < T_3$, ...) に対する増幅度gr (gr_0 , gr_1 , gr_2 , ...) の関係を示す特性図である。

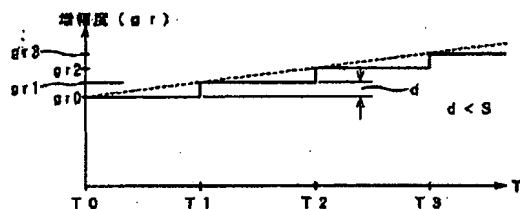
【図3】本発明によるディスプレイ装置の白バランス調整回路の他の実施形態例を示すブロック図である。

【図4】図3の γ -ROM44に記憶されているR、G、B用のガンマ補正データのうちのB用のガンマ補正データについての、累積作動時間 ($T_0 \leq T < T_1$, $T_1 \leq T < T_2$, $T_2 \leq T < T_3$, ...) に対応したガンマ補正曲線 (γB_0 , γB_1 , γB_2 , ...) を表す特性図である。

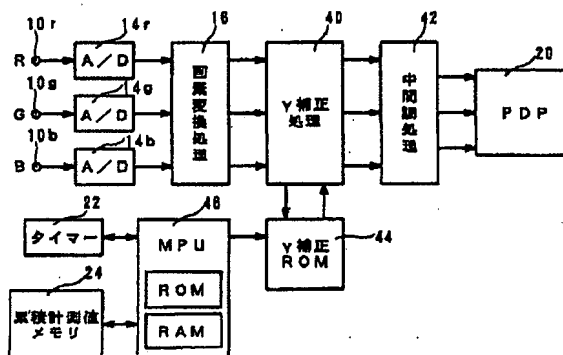
【符号の説明】

10r、10g、10b...R、G、B信号入力端子、
12r、12g、12b...R、G、B用増幅器、14r、14g、14b...R、G、B用のA/D変換器、
16...画素変換処理回路、18...画質補正処理回路、
20...PDP (ディスプレイパネルの一例)、22...タイマー、24...累積計測値メモリ、26...制御データ記憶ROM、28、46...MPU、30r、30g、30b...R、G、B用のD/A変換器、40... γ 補正処理回路、42...中間調処理回路、44... γ 補正ROM、
gr...R用増幅器12rの増幅度、
 gr_0 , gr_1 , gr_2 , gr_3 ...累積作動時間 $T_0 \leq T < T_1$, $T_1 \leq T < T_2$, $T_2 \leq T < T_3$, $T_3 \leq T < T_4$ に対応した利得制御データ $GDr_0 \sim GDr_3$ によるR用増幅器12rの増幅度、
T...累積作動時間、
 γB_0 , γB_1 , γB_2 , γB_3 ...累積作動時間 $T_0 \leq T < T_1$, $T_1 \leq T < T_2$, $T_2 \leq T < T_3$, $T_3 \leq T < T_4$ に対応したガンマ補正曲線。

【図2】

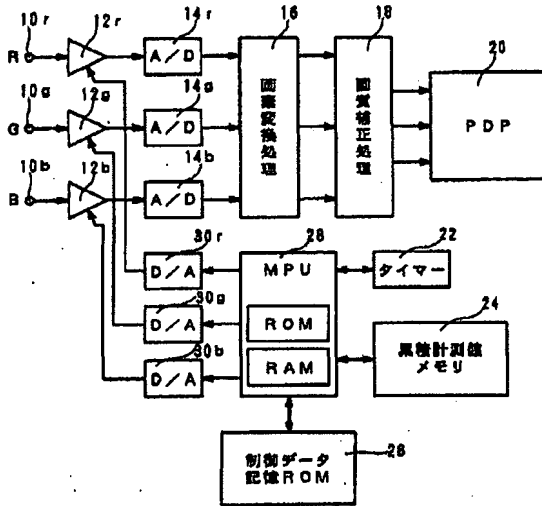


【図3】

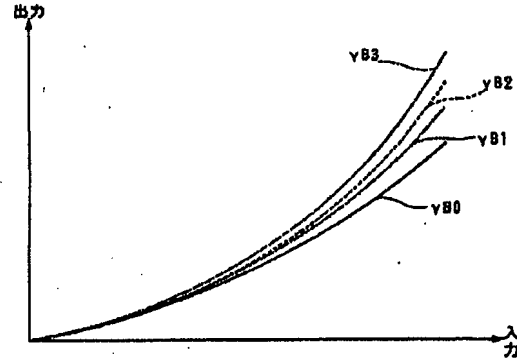


(7) 000-115802 (P2000-泰::02

【図1】



【図4】



フロントページの続き

Fターム(参考) 5C066 AA03 BA20 CA08 CA13 CA17
 DC06 EA03 EA15 EC05 GA01
 GB01 HA03 KA01 KD06 KE07
 KE09 KE17 KE19 KE20 KE24
 KH01 KM12 KM13 LA02
 5C080 AA05 BB05 CC03 DD03 DD29
 DD30 EE29 EE30 FF12 GG02
 GG09 GG12 JJ02 JJ04 JJ05

Searching PAJ

페이지 1 / 2

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-305734

(43)Date of publication of application : 05.11.1999

(51)Int.Cl.

G09G 3/36
 G09G 3/20
 G09G 3/20
 H04N 5/66
 H04N 9/30
 H04N 9/69
 H04N 9/73

(21)Application number : 10-108112

(71)Applicant : HITACHI LTD

(22)Date of filing : 17.04.1998

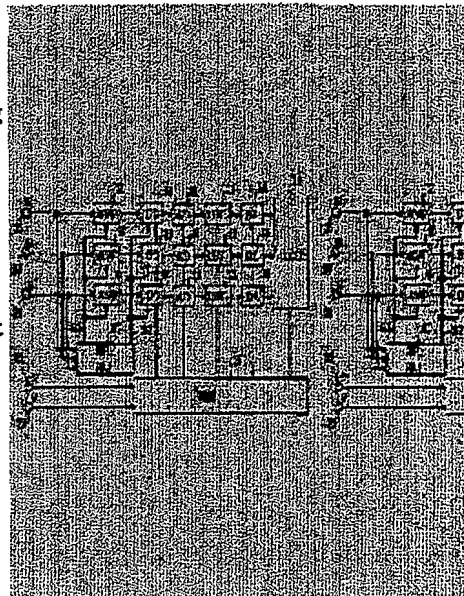
(72)Inventor : SOMEYA RYUICHI
 HIRONAKA YASUHISA
 TERANISHI KENTARO
 KABUTO NOBUAKI
 MATONO TAKAAKI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a liquid crystal display similar to display video on a cathode-ray tube by making the suppression of color slurring and the securing of peak luminance compatible.

SOLUTION: After R, G and B signals are processed by variable gain amplifiers 2, 3 and 4 and variable level clamping circuits 38, 39 and 40, their characteristics are converted by using an LUT(look-up table) 11, 12 and 13 and the signals are supplied to a liquid crystal display device 18, which displays video. An APL detecting circuit 37 detects an APL (video mean level) from the R, G and B signals to decrease the gains of the variable gain amplifiers 2 to 4 and hold the ratio of R, G and B colors constant when the APL is high and the screen is light on the whole, or increase the gains of the variable gain amplifiers 2 to 4, detect peak luminance, and suppress a decrease in black level by the variable level clamping circuits 38 to 40 when the APL is low and the screen is dark on the whole.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

<http://www19.ipdl.inpit.go.jp/PA1/result/detail/main/wAAAJhaG0IDA4...> 2007-07-03

Searching PAJ

페이지 2 / 2

[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision
of rejection]
[Date of requesting appeal against examiner's
decision of rejection]
[Date of extinction of right]